

CLIPPEDIMAGE= JP408222682A

PAT-NO: JP408222682A

DOCUMENT-IDENTIFIER: JP 08222682 A

TITLE: LEAD FRAME AND MANUFACTURING METHOD THEREOF

PUBN-DATE: August 30, 1996

**BEST AVAILABLE COPY**

INVENTOR-INFORMATION:

...  
...

YAMADA, JUNICHI

KAMI, TOMOE

SASAKI, MASARU

ASSIGNEE-INFORMATION:

NAME  
DAINIPPON PRINTING CO LTD

COUNTRY  
N/A

APPL-NO: JP07047919

APPL-DATE: February 14, 1995

INT-CL (IPC): H01L023/50;H01L021/60

ABSTRACT:

PURPOSE: To provide a lead frame adaptable to multi-terminal design of semiconductor devices and after-process such as assembling and mounting steps by making one face of the top end of each inner lead parallel to the faces of other parts thereof and the other three faces thereof recessed.

CONSTITUTION: A lead frame 10 for resin-sealed semiconductor devices mounts a semiconductor element on inner lead tip parts 11A through bumps and electrically connects it to external circuits by outer leads 12 integrated with inner leads 11. The tip part 11A is thinner than other parts of the frame 10 and nearly rectangular in cross-section. One face of the

part 11A is parallel  
to other parts faces of the frame 10 and other three faces  
of the lead 11 are  
made recessed.

COPYRIGHT: (C) 1996, JPO

02/19/2003 EAST Version: 1.03.0001

(19)日本特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開号

特開平8-222682

(43)公開日 平成8年(1996)8月30日

(51)IntCl. <sup>*</sup>	識別記号	序内整理番号	F1	技術表示箇所
H 01 L 23/50			H 01 L 23/50	U A
21/60	311		21/60	311 R

(21)出願番号 特願平7-47919

(22)出願日 平成7年(1995)2月14日

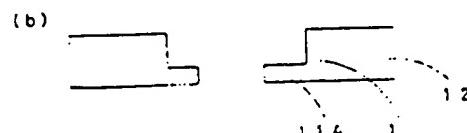
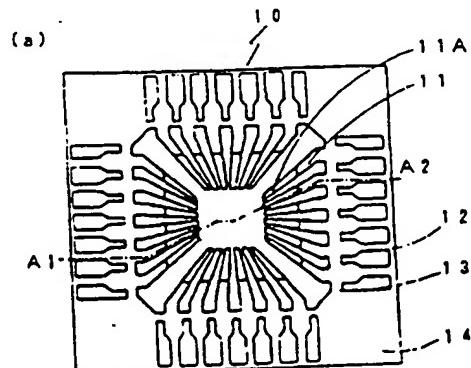
(71)出願人 000002897  
大日本印刷株式会社  
東京都新宿区市谷加賀町一丁目1番1号  
(72)発明者 山田 淳一  
東京都新宿区市谷加賀町一丁目1番1号  
大日本印刷株式会社内  
(72)発明者 上 智江  
東京都新宿区市谷加賀町一丁目1番1号  
大日本印刷株式会社内  
(72)発明者 佐々木 賢  
東京都新宿区市谷加賀町一丁目1番1号  
大日本印刷株式会社内  
(74)代理人 弁理士 小西 淳美

(54)【発明の名称】 リードフレームおよびその製造方法

(55)【要約】

【目的】 半導体装置の多端子化に対応でき、且つ、アセンブリ工程や実装工程等の後工程にも対応できる高精細なリードフレームを提供する。

【構成】 半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する。樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面上に平行で、前記インナーリードの他2面は四状に形成されている。



【特許請求の範囲】

【請求項1】 半導体素子をパンプを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形状であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他のう面は凹状に形成されていることを特徴とするリードフレーム。

【請求項2】 半導体素子をパンプを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、半導体素子をパンプを介して搭載するインナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形状であり、前記インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他のう面は凹状に形成されていることを特徴とするリードフレームをエッチングプロセスによって作製する方法であって、少なくとも順に、

(A) リードフレーム素材の両面に感光性レジストを塗布する工程、

(B) 前記リードフレーム素材に対し、一方の面は、少なくとも半導体素子をパンプを介して搭載するインナーリード先端部形成領域において平坦状に腐蝕するためのリード先端部形成領域において平坦状に腐蝕するためのリード先端部形成領域において平坦状に腐蝕するためのリード先端部形成領域において、イバターンが形成されたバターン版にて、他方の面は、インナーリード先端部形状を形成するためのバターンが形成されたバターン版にて、それぞれ、感光性レジストを露光して、所定形状の開口部を持つレジストパターンを形成する工程、

(C) 少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターンが形成された面側から腐蝕液による第一のエッチング加工を行い、露出されたインナーリード先端部形成領域において、所定量だけエッチング加工して止める工程、

(D) インナーリード先端部形状を形成するためのバターンが形成された面側の腐蝕された部分に、耐エッチング性のあるエッチャング抵抗層を埋め込む工程、

(E) 平坦状に腐蝕するためのバターンが形成された面側から、腐蝕液による第二のエッチング加工を行い得通させて、インナーリード先端部を形成する工程、

(F) 上記エッチャング抵抗層、トシスル膜を剥離し、洗浄する工程、を含むことを特徴とするリードフレームの製造方法

【範囲の一部を説明】

【…】

【参考】 利根、吉川、中野、山本、吉子を以て、第

介してインナーリード先端部に搭載するための樹脂封止型半導体装置用リードフレームとその製造方法に関する、特に、フリップチップ法により半導体素子をインナーリード先端部に搭載するためのリードフレームに関する。

【0002】

【従来の技術】 これまで用いられている樹脂封止型の半導体装置（プラスチックリードフレームパッケージ）は、一般に図6（a）に示されるような構造であり、半導体装置60には、半導体素子を42%ニッケル-鉄合金等からなるリードフレームに搭載した後に、樹脂61に注入され、リードフレーム62と半導体素子63との間に電気的接続を行なう電極バット64に対応する数のインナーリード65を必要とするものである。そして、半導体素子63を搭載するダイバッド部66や周囲の回路との電気的接続を行うためのアウターリード部64、アウターリード部64に一体となったインナーリード部65、該インナーリード部65の先端部と半導体素子63の電極バット64とを電気的に接続するためのワイヤ67、半導体素子63を封止して外界からの应力、汚染から守る樹脂61等からなっている。このようなリードフレームを利用した樹脂封止型の半導体装置（プラスチックリードフレームパッケージ）においても、電子機器の軽薄短小化の潮流と半導体素子の高集積化に付い、小型薄型化かつ電極端子の增大化が進み、その結果、樹脂封止型半導体装置、特にQFP（Quad Flat Package）及びTQFP（Tetra Flat Quad Package）等では、リードの多ビン化が若しくなってきた。上記の半導体装置に用いられるリードフレームは、微細なものはフォトリソクラバー技術を用いたエッチング加工方法により作製され、微細でないものはプレスによる加工方法による作製されるのが一般的であるが、このようない半導体装置の多ビン化に伴い、リードフレームにおいても、インナーリード部先端の微細化が進み、微細なものは対しては、プレスによる打ち抜き加工によらず、リードフレーム部材の板厚が約1.2mm程度のものを用い、エッチング加工で対応してきた。このエッチング加工方法の工程について以下、図7に基づいて簡単に述べておく。先ず、銅合金もしくは42%ニッケル-鉄合金からなる厚さ約2.5mm程度の厚板（リードフレーム素材61）を十分洗浄（図7（a））した後、重クロム酸カリウムを感光材とした水溶性カゼインレジスト等のフォトレジスト62を該洗浄の表面面にりに塗布する。（図7（b））次いで、所定のバターンが形成されたマスクを介して高圧水銀灯でレジスト部を露光した後、所定の現像液にて該感光性レジストを現像して（図7（c））、レンズドリバーホルダーを用いし、硬脱脂等の洗浄処理等を必要とする。

51) に吹き付け所定の寸法形状にエッチングし、貫通させる。(図5(d))  
次いで、レジスト膜を剥離処理し(図5(e))、洗浄後、所望のリードフレームを得て、エッチャング加工工程を終了する。このように、エッチング加工等によって作製されたリードフレームは、更に、所定のエリアに銀メッキ等が施される。次いで、洗浄、乾燥等の処理を経て、インナーリード部を固定用の接着剤付きボリイミドテープにてテーピング処理したり、必要に応じて所定の量タブ吊りバーを曲げ加工し、ダイバッド部をダウントする処理を行う。しかし、エッチャング加工方法においては、アーチ、クラック等の初期欠陥が他の板面(面)方向にも進むため、その微細化加工にも限度があるのが一般的で、図5に示すように、リードフレーム素材の両面からエッチングするため、ラインアンドスペース形状の場合、ライン間隔の加工限幅は、板厚の50~100%程度と言われている。又、リードフレームの後工程等のアウターリードの強度を考えた場合、一般的には、その板厚は約0.125mm以上必要とされている。この為、図5に示すようなエッチャング加工方法の場合、リードフレームの板厚を0.15mm~0.125mm程度まで薄くすることにより、ワイヤボンディングのための平坦幅が少なくとも70~80μm必要であることより、0.165mmピッチ程度の微細なインナーリード部先端のエッチャングによる加工を達成してきたが、これが限界とされていた。

【0003】しかしながら、近年、樹脂封止型半導体装置は、小パッケージでは、電極端子であるインナーリードのピッチが0.165mmピッチを経て、既に0.15~0.13mmピッチまでの狭ピッチ化要求がでてきた事と、エッチャング加工において、リード部材の板厚を薄くしてエッチャング加工を行なう方法が提案されている。しかし、プレスにより薄くしてエッチャング加工をおこなう場合には、後工程においての精度が不足する(例えば、めっきエリアの平滑性)、ホンディング、モールディング時のクランプに必要なインナーリードの平坦性、寸法精度が確保されない、製版を上廻行せざるを得られない等製造工程が複雑になる。等問題点がある。そして、インナーリード部分をハーフエッチ、又はより薄くしてエッチャング加工を行なう場合にも、製版を上廻行せざるを得ない。実用化が、一時的であることを現状である。

【0005】一方、樹脂封止型半導体装置の多端子化に対応すべく、上記のリードフレームを用いて半導体素子の端子部とリードフレームのインナーリード先端部とをワイヤボンディングする方法とは異なる、半導体素子をバンプを介して外部回路と接続するための導体上に搭載するフリップチップ法が提案されている。この方法は、一般には図7に示すように、セラミック材料となる基板73上に配線(インナーリード)73を配し、その配線(インナーリード)73の電極部(インナーリード先端部)72A上に半導体素子70をバンプ71を介して搭載するものである。しかしながら、この方法の場合、半導体素子70がリードフレーム72Aと重ね合わせて接続する時にバンプ71が電極部72Aよりズレてしまい、電気的接続がうまくいかないという問題点があり、このフリップチップ法により、リードフレームのインナーリード先端部に半導体素子を搭載した、樹脂封止型半導体装置も考えられたが、特に高精細なリードフレームを用いたものは实用に至っていない。

#### 【0006】

【発明が解決しようとする課題】このように、樹脂封止型半導体装置の多端子化に対応でき、且つ、アセンブリ工程や実装工程等の後工程にも対応できるリードフレームが求められていた。本発明は、このような状況のもと、半導体装置の多端子化に対応でき、且つ、後工程にも対応できる高精細なリードフレームを提供しようとするものであり、又、そのような高精細なリードフレームの製造方法を提供しようとするものである。

#### 【0007】

【課題を解決するための手段】本発明のリードフレームは、半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一緒に延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されていることを特徴とするものである。また、本発明のリードフレームの製造方法は、半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一緒に延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、半導体素子をバンプを介して搭載するインナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、前記インナーリード先端部の1面はリードフレームの他の部分の面に平行で、他の3面は凹状に形成されるものである。且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、他の3面は凹状に形成される。

によって作製する方法であつて、少なくとも以下に。

(A) リードフレーム素材の表面に感光性レジストを接着する工程、(B) 前記リードフレーム素材に対して、一方の面は、少なくとも半導体素子をハンダを介して搭載するインナーリード先端部形成領域において平坦状に腐蝕するためのパターンが形成されたパターン版にて、他方の面は、インナーリード先端部形状を形成するための方の面は、インナーリード先端部形状を形成するための方の面にて、それぞれ、感光性レジストを露光して、所定形状の開口部を持つレジストパターンを形成する工程、(C) 少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部を持つレジストパターンによる第一のエッチング加工を行い、腐蝕されたインナーリード先端部形成領域において、所定量だけエッチング加工して止める工程、(D) インナーリード先端部形状を形成するためのパターンが形成された面側の腐蝕された部分に、耐エッチング性のあるエッチング抵抗層を埋め込む工程、(E) 平坦状に腐蝕するためのパターンが形成された面側から、腐蝕液による第二のエッチング加工を行い貫通させて、インナーリード先端部を形成する工程、(F) 上記エッチング抵抗層、レジスト膜を剥離し、洗浄する工程、を含むことを特徴とするものである。尚、上記において、平坦状に腐蝕するとは、リードフレーム素材の一方の面から、腐食を行う際に、腐食による形状面（腐蝕面）を略平坦状（バタ状）としながら腐食することであり、平坦状に腐食つづけることにより、既に形成されているインナーリード先端部形成領域のレジストパターンが形成されている面の腐蝕部のみを削除させて、インナーリード先端部を形成する。

【0008】本発明のリードフレームの製造方法は、半導体装置の多端子化に対応したエッチャングプロセスによる加工方法であり、第一のエッチング加工により、少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターンが形成された面側の腐蝕されたインナーリード先端部（平面的な意味での）外形形状を実質的に形成してしまうものである。したがって、第一のエッチング加工において、所定量だけエッチング加工して止めるとは、インナーリード先端部の外形形状を実質的に形成できる量のエッチング加工と認めるとよい意味である。そして、第一のエッチャング加工により腐蝕形成された、インナーリード先端部形状を形成するためのパターンが形成された面側の腐蝕された部分に、耐エッチング性のあるエッチング抵抗層を埋め込むことにより、第一のエッチャング工程によって形成されているインナーリード先端部形状を削除する。平坦状に腐蝕するためのパターンが形成された面側から、腐蝕液による第三のエッチャング工程を行なう。

離している。尚、第一のエッチャング工程において、平坦化に腐蝕するためのパターンが形成された面側からし腐蝕を行い、即ちリードフレーム素材の両面から腐蝕を行う、図1に示す方法の方が、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターンが形成された面側からの腐蝕を行なう場合よりも、エッチャング加工時間は短縮され、作業上メリットがある。

#### 【0009】

【作用】本発明のリードフレームは、上記のような構成にすることにより、半導体素子をバンプを介してインナーリード先端部形状を形成するための、所定形状の開口部を持つレジストパターンによる第一のエッチャング加工を行い、腐蝕されたインナーリード先端部形成領域において、所定量だけエッチング加工して止める工程、(D) インナーリード先端部形状を形成するためのパターンが形成された面側の腐蝕された部分に、耐エッチング性のあるエッチング抵抗層を埋め込む工程、(E) 平坦状に腐蝕するためのパターンが形成された面側から、腐蝕液による第二のエッチャング加工を行い貫通させて、インナーリード先端部を形成する工程、(F) 上記エッチング抵抗層、レジスト膜を剥離し、洗浄する工程、を含むことを特徴とするものである。尚、上記において、平坦状に腐蝕するとは、リードフレーム素材の一方の面から、腐食を行う際に、腐食による形状面（腐蝕面）を略平坦状（バタ状）としながら腐食することであり、平坦状に腐食つづけることにより、既に形成されているインナーリード先端部形成領域のレジストパターンが形成されている面の腐蝕部のみを削除させて、インナーリード先端部を形成する。

【0010】本発明のリードフレームの製造方法は、半導体装置の多端子化に対応したエッチャングプロセスによる加工方法であり、第一のエッチャング加工により、少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターンが形成された面側の腐蝕されたインナーリード先端部（平面的な意味での）外形形状を実質的に形成してしまうものである。したがって、第一のエッチャング加工において、所定量だけエッチャング加工して止めるとは、インナーリード先端部の外形形状を実質的に形成できる量のエッチャング加工と認めるとよい意味である。そして、第一のエッチャング加工により腐蝕形成された、インナーリード先端部形状を形成するためのパターンが形成された面側の腐蝕された部分に、耐エッチング性のあるエッチャング抵抗層を埋め込んだ後に、第二のエッチャング加工を行うことにより、インナーリード先端部の加工は、素材自体の凹凸より深い、薄肉部を外形加工することとなり、機械加工が可能となる。そして、板厚を全体的に薄くせず、半導体素子をバンプを介して搭載するインナーリード先端部形状領域のみを薄くして加工するのみ、加工時には、板厚を全体的に薄くした場合と比べリードフレーム素材全体を強固なものとしている。

#### 【0010】

【実施例】本発明のリードフレームの実施例を図1に示す。図1は本実施例リードフレームの平面図であり、図1(a)は図1(b)に示す断面図で、図1(c)は図1(b)より図2(a)より半導体素子を搭載した構造の断面図である。図1(a)は、リードフレームの片面側面図であり、図1(b)は、リードフレームの裏面側面図である。図1(c)は、リードフレームの片面側面図である。

中、10はリードフレーム、11はインナーリード、11Aはインナーリード先端部、12はアウターリード、13はダムバー、14はフレーム部を示している。本実施例のリードフレームは、図1(a)に示すように、半導体素子をパンプを介して搭載するための凹部のインナーリード先端部11Aを有するインナーリード11と、該インナーリード11と一体となって連結された外部回路と接続するためのアウターリード12、樹脂封止の際の樹脂の流出を防ぐためのダムバー13等を有するもので、4.2%ニッケル-鉄合金を素材とした、一体もので、4.2%ニッケル-鉄合金を素材とした、一体ものである。インナーリード11先端部11Aの厚さは4.05mm、ノンナーリード部は2.0mm、外側の厚さは1.5mmである。強度的には従来に比べて高いものとなる。インナーリードピッチは0.12mmと、図6(b)に示す半導体装置に用いられている従来のワイヤボンディングを用いた多ピン(小ピッチ)のリードフレームと比べ、狭いピッチである。本実施例のリードフレームのすべて、狭いピッチである。

【0011】本実施例のリードフレームを用いた樹脂封止型の半導体装置の作製には、半導体素子の搭載部との接続にワイヤボンディングを行わず、パンプによる接続を行うものであるが、樹脂の封止、タムバーの切削等の処理は、基本的に通常のリードフレームを用いてワイヤボンディング接続を施した半導体装置と同じ処理で行うことができる。図6(b)は、本実施例リードフレームを用いた樹脂封止型半導体装置の断面構成を示した断面図である。

【0012】本発明のリードフレームの製造方法の実施例を以下、図にそって説明する。図4は本発明の実施例のリードフレームの製造方法を示すための、半導体素子をパンプを介して搭載するインナーリード先端部を含む要部における各工程断面図であり、ここで作製されるリードフレームを示す平面図である図3(a)のC-1-C2部の断面部についての製造工程図である。図4中、4-1はリードフレーム素材、4-2A、4-2Bはレジストパターン、4-3は第一の開口部、4-4は第二の開口部、4-5は平坦状面、4-6はエッチング抵抗層、4-9はインナーリード先端部を示す。まず、4-2Bニッケル-鉄合金をからくり、厚みが0.15mmのリードフレーム素材4-1の両面に、重クロム酸カリウムを感光剤とした水溶性ウロコマスクを噴射した後、重クロムマスクを用いて、所定形状の第一開口部4-3、第二開口部4-4を露出する。

ターン4-2A、4-2Bを形成した。(図4(a))第一の開口部4-3は、後のエッチング加工においてリードフレーム素材4-1をこの開口部からベタ状に腐蝕するためのもので、レジストの第二の開口部4-4は、リードフレームの半導体素子をパンプを介して搭載するインナーリード先端部の形状を形成するためのものである。第一の開口部4-3は、少なくともリードフレーム4-1のインナーリード先端部形成領域を含むが、後工程において、チーピングの工程や、リードフレームを固定するクラシップ工程で、ベタ状に腐蝕され部分的に薄くなつた部分との段差が発生する場合があるので、エッチングを行なう際には、リードフレームの半導体素子をパンプを介して搭載するためのものである。次いで、液温71°C、浓度48Be<sup>-</sup>の塩化第二鉄溶液を用いて、スプレー圧2.5kg/cm<sup>2</sup>にて、レジストパターンが形成されたリードフレーム素材4-1の両面をエッチングし、ベタ状(平坦状)に腐蝕された第一の凹部4-5の深さがリードフレーム素材の1/3に達した時点でエッチングを止めた。(図4(b))

この段階で、図4(c)に示すインナーリード先端部4-9部の(平面的な意味での)外形形状が次第に作られている。上記第一回目のエッチングにおいては、リードフレーム素材4-1の両面から同時にエッチングを行なったが、必ずしも両面から同時にエッチングする必要はない。少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターン4-2Bが形成された面側から腐蝕液によるエッチング加工を行い、腐蝕されたインナーリード先端部形成領域において、所定量エッチング加工し止めることができれば良い。本実施例のように、第一回目のエッチングにおいてリードフレーム素材4-1の両面から同時にエッチングする理由は、両面からエッチングすることにより、後述する第二回目のエッチング時間を短縮するためで、レジストパターン4-2B側からののみ片面エッチングの場合と比べ、第一回目エッチングと第二回目エッチングのトータル時間が短縮される。次いで、第二の開口部4-4側の腐蝕された第二の凹部4-6にエッチング抵抗層4-6としての耐エッチング性のあるホットメルト型ワックス(サ・インクテック社製の耐ワックス、型号M1: WB-6)を、ダイコータ用いて、塗布し、ベタ状(平坦状)に腐蝕された第二の凹部4-6に埋め込んだ。レジストパターン4-2B上も該エッチャング抵抗層4-6に塗布された状態とした。(図4(d))エッチャング抵抗層4-6を、レジストハターン4-2B上全面に塗布する必要はないが、第二の凹部4-6を含む一部にのみ塗布することは可能である。図4(e)に示すように、第二の凹部4-6とともに、第二の開口部4-4側全面に、エッチャング抵抗層4-6を塗布した。本実施例で使用したエッチャング抵抗層4-6は、アクリル、硝酸トリニチル、セラミック抵抗層4-6等、アクリル、硝酸トリニチル等のものを用いた。塗布液は、アクリル等の

には更に低いピッチまで作製が可能となる。

#### 【0015】

【発明の効果】本発明のリードフレームは、上記のように半導体素子をバンプを介してインナーリード先端部に搭載する、樹脂封止型半導体装置用に用いられるリードフレームにおいて、バンプとバンプを搭載するインナーリード先端部との位置ズレが起きた場合、電気的接続がし易いものの提供を可能とするものであり、且つ、エッチング加工にてインナーリード先端部の端面加工が可能な構造としている。又、本発明のリードフレームの製造方法は、半導体装置の多端子化に伴う、リードフレームのインナーリード先端部の小ピッチ化・微細化に付随して、且つ、半導体装置作製のためのアセンブリ工程や実装工程等の後工程に付随する、上記本発明のリードフレームの製造を可能とするものである。結果、本発明は、半導体装置用のリードフレームで、半導体装置の多端子化に対応でき、且つ、半導体装置作製の後工程にも対応できる、高精度なリードフレームを提供することを可能としている。

#### 【図面の簡単な説明】

【図1】実施例のリードフレーム

【図2】実施例のリードフレームを説明するための図

【図3】エッチング後のリードフレームの形状等を説明

するための図

【図4】本発明実施例のリードフレームの製造工程図

【図5】従来のリードフレームのエッチング製造工程を

説明するための図

【図6】樹脂封止型半導体先端部

【図7】従来のフリップチップ法を説明するための図

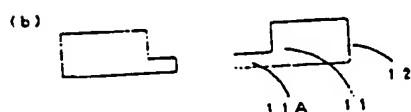
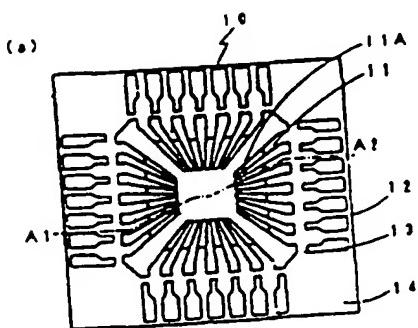
#### 【符号の説明】

10	リードフレーム
11	インナーリード
11A	インナーリード先端部
12	アウターリード
13	ダムバー
14	フレーム部
15	半導体
16	テープ
20, 20a	半導体素子
21, 21a	バンプ
25, 25a	テーブ
11	リードフレーム素材
42A, 42B	レジストパターン
13	第一の開口部
14	第二の開口部
15	第一の凹部
16	第二の凹部
17	半円孔
18	エッチャング抵抗層
19	インナーリード先端部

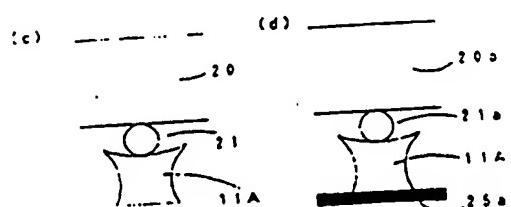
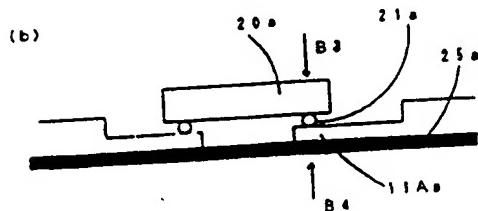
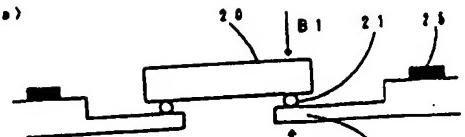
	11	リードフレーム枠材
51		フォトレジスト
52		レジストパターン
53		インナーリード
54		樹脂封止型半導体装置
60, 60a		半導体素子
61, 61a		ダンパッド
62		インナーリード
63, 63a		インナーリード先端部 (端部)
63aA		アウターリード
64, 64a		

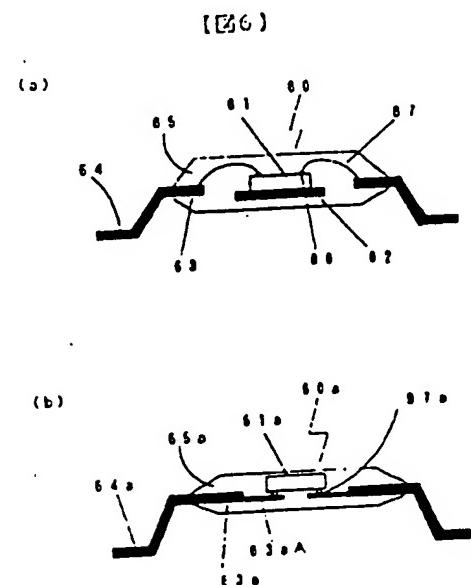
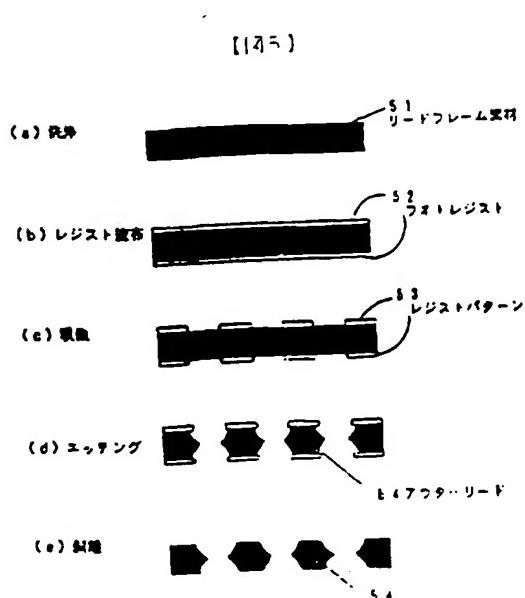
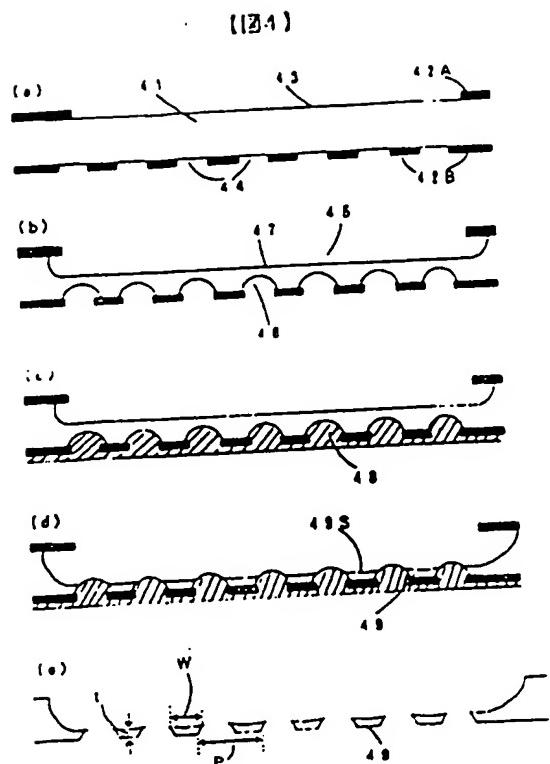
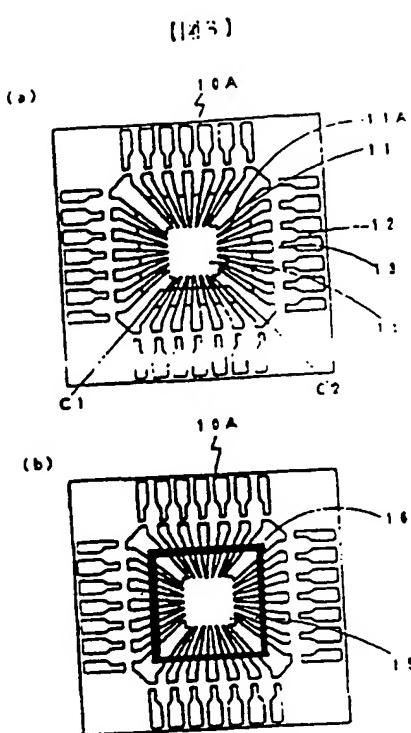
65, 65a	12	出脚
66		半導体素子芯部部
67		ワイヤ
67a		バンブ
70		半導体素子
71		バンブ
72		配線(インナーリード)
72A		電極部(インナーリード先)
10		セラミック基板
73		

(141)



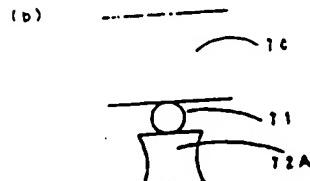
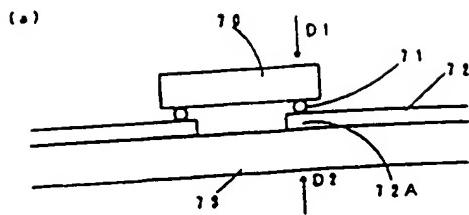
(142)





(9)

[147]



02/19/2003, EAST Version: 1.01.0002